

SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

Publication number: JP2001217261

Publication date: 2001-08-10

Inventor: HIRANO TSUGUHIKO; OZAWA HIDEKI

Applicant: HITACHI LTD; HITACHI HOKKAI SEMICONDUCTOR

Classification:

- international: H01L23/12; H01L21/52; H01L23/12; H01L21/02; (IPC1-7): H01L21/52; H01L23/12

- european:

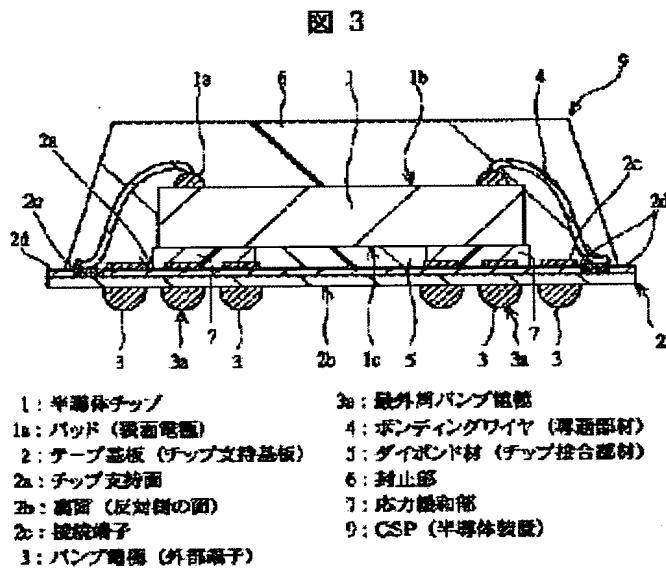
Application number: JP20000021527 20000131

Priority number(s): JP20000021527 20000131

[Report a data error here](#)

Abstract of JP2001217261

PROBLEM TO BE SOLVED: To enhance the reliability of connection of a bump electrode as an external terminal. **SOLUTION:** The semiconductor device is composed of a tape substrate 2 which supports a semiconductor chip 1. The semiconductor device is composed of a bonding material 5 which is arranged between the semiconductor chip 1 and the tape substrate 2, which is formed in a circular shape and which bonds the semiconductor chip 1 and the tape substrate 2. The semiconductor device is composed of bonding wires 4 which connect pads 1a of the semiconductor chip 1 to connecting terminals 2c of the tape substrate 2. The semiconductor device is composed of a plurality of bump electrodes 3 which are installed on the rear 2b of the tape substrate 2. The semiconductor device is composed of stress relaxation parts 7 which are formed in places corresponding to at least circumferential bump electrodes 3a in chip support regions between the semiconductor chip 1 and the tape substrate 2, which are formed in places corresponding to chip corner parts and which relax a stress applied to the bump electrodes 3. The semiconductor device is composed of a sealing part 6 which is formed by resin-sealing the semiconductor chip 1. Thermal stress which is applied to the bump electrodes 3 near the chip corner parts and to the outermost circumferential bump electrodes 3a is realized by the stress relaxation parts 7.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-217261
(P2001-217261A)

(43) 公開日 平成13年8月10日 (2001.8.10)

(51) Int.Cl.⁷
H 0 1 L 21/52
23/12

識別記号

F I
H 0 1 L 21/52
23/12

テマコード (参考)
A 5 F 0 4 7
F

審査請求 未請求 請求項の数 5 O.L. (全 9 頁)

(21) 出願番号 特願2000-21527(P2000-21527)

(22) 出願日 平成12年1月31日 (2000.1.31)

(71) 出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233594

日立北海セミコンダクタ株式会社
北海道亀田郡七飯町字中島145番地

(72) 発明者 平野 次彦

北海道亀田郡七飯町字中島145番地 日立
北海セミコンダクタ株式会社内

(74) 代理人 100080001

弁理士 筒井 大和

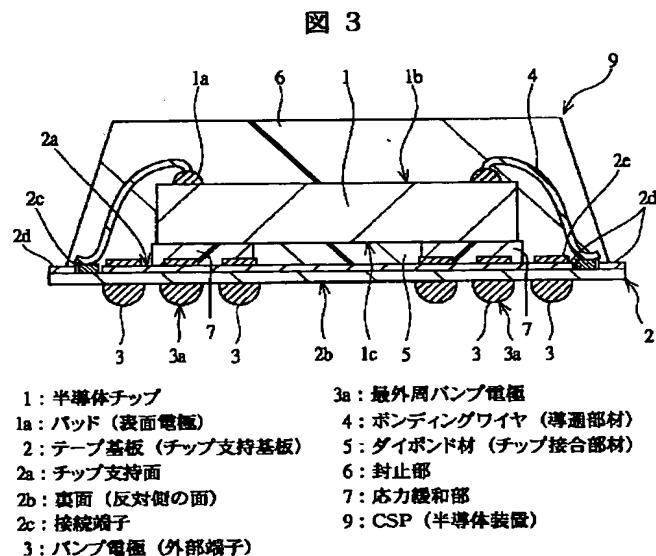
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 外部端子であるバンプ電極の接続信頼性の向上を図る。

【解決手段】 半導体チップ1を支持するテープ基板2と、半導体チップ1とテープ基板2との間に配置されるとともに円形に形成され、かつ半導体チップ1とテープ基板2とを接合するダイボンド材5と、半導体チップ1のパッド1aとテープ基板2の接続端子2cとを接続するボンディングワイヤ4と、テープ基板2の裏面2bに設けられた複数のバンプ電極3と、半導体チップ1とテープ基板2との間のチップ支持領域の少なくとも最外周バンプ電極3aに対応した箇所およびチップ角部に対応した箇所に設けられ、かつバンプ電極3に加わる応力を緩和する応力緩和部7と、半導体チップ1を樹脂封止して形成された封止部6とからなり、応力緩和部7によってチップ角部付近のバンプ電極3および最外周バンプ電極3aに加わる熱応力を緩和する。



1

【特許請求の範囲】

【請求項 1】 樹脂封止形の半導体装置であって、半導体チップを支持するチップ支持基板と、前記半導体チップと前記チップ支持基板との間に配置され、前記半導体チップと前記チップ支持基板とを接合する絶縁性のチップ接合部材と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の接続端子とを接続する導通部材と、前記チップ支持基板のチップ支持面と反対側の面に設けられた外部端子である複数のバンプ電極と、前記半導体チップと前記チップ支持基板との間に配置され、前記チップ支持基板に設けられた前記バンプ電極に加わる応力を緩和する絶縁性の応力緩和部と、前記半導体チップおよび前記導通部材を樹脂封止して形成された封止部とを有することを特徴とする半導体装置。

【請求項 2】 樹脂封止形の半導体装置であって、半導体チップを支持するチップ支持基板であるテープ基板と、前記半導体チップと前記テープ基板との間に配置されるとともに円形に形成され、前記半導体チップと前記テープ基板とを接合する絶縁性のチップ接合部材と、前記半導体チップの表面電極とこれに対応する前記テープ基板の接続端子とを接続する導通部材と、前記テープ基板のチップ支持面と反対側の面に設けられた外部端子である複数のバンプ電極と、前記半導体チップと前記テープ基板との間に配置され、前記テープ基板のチップ支持領域の最外周バンプ電極に対応した箇所またはチップ角部に対応した箇所に設けられ、前記バンプ電極に加わる応力を緩和する絶縁性の応力緩和部と、前記半導体チップおよび前記導通部材を樹脂封止して形成された封止部とを有することを特徴とする半導体装置。

【請求項 3】 樹脂封止形の半導体装置の製造方法であって、半導体チップを支持可能なチップ支持基板を準備する工程と、前記半導体チップと前記チップ支持基板との間に介在するチップ接合部材によって前記半導体チップと前記チップ支持基板とを接合するダイボンディングを行う工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の接続端子とを導通部材によって接続する工程と、前記半導体チップおよび前記導通部材を樹脂封止する工程と、前記チップ支持基板のチップ支持面と反対側の面に外部端子である複数のバンプ電極を設ける工程とを有し、前記ダイボンディング工程または前記樹脂封止工程にお

2

いて、前記半導体チップと前記チップ支持基板との間に、前記バンプ電極に加わる応力を緩和する絶縁性の応力緩和部を配置することを特徴とする半導体装置の製造方法。

【請求項 4】 樹脂封止形の半導体装置の製造方法であって、半導体チップを支持可能なチップ支持基板であるテープ基板を準備する工程と、

前記テープ基板上にチップ接合部材を円形に形成する工程と、

前記半導体チップと前記テープ基板との間に前記チップ接合部材を介在させて前記チップ接合部材によって前記半導体チップと前記テープ基板とを接合する工程と、前記半導体チップの表面電極とこれに対応する前記テープ基板の接続端子とを導通部材によって接続する工程と、

前記半導体チップと前記テープ基板との間における前記テープ基板のチップ支持領域の最外周バンプ電極に対応した箇所またはチップ角部に対応した箇所にモールド樹脂からなる絶縁性の応力緩和部を配置するとともに、前記半導体チップおよび前記導通部材を前記モールド樹脂によって樹脂封止する工程と、

前記チップ支持基板のチップ支持面と反対側の面に外部端子である複数のバンプ電極を設ける工程とを有し、前記半導体チップと前記テープ基板との間に配置した前記応力緩和部によって前記バンプ電極に加わる応力を緩和し得ることを特徴とする半導体装置の製造方法。

【請求項 5】 樹脂封止形の半導体装置の製造方法であって、

半導体チップを支持可能なチップ支持基板であるテープ基板を準備する工程と、外部端子であるバンプ電極に加わる応力を緩和する絶縁性の応力緩和部を前記テープ基板のチップ支持領域の最外周バンプ電極に対応した箇所またはチップ角部に対応した箇所に形成するとともに、前記テープ基板上にチップ接合部材を円形に形成する工程と、

前記半導体チップと前記テープ基板との間に前記チップ接合部材および前記応力緩和部を介在させて前記チップ接合部材によって前記半導体チップと前記テープ基板とを接合する工程と、

前記半導体チップの表面電極とこれに対応する前記テープ基板の接続端子とを導通部材によって接続する工程と、

前記半導体チップおよび前記導通部材を樹脂封止する工程と、

前記チップ支持基板のチップ支持面と反対側の面に外部端子である複数の前記バンプ電極を設ける工程とを有し、

前記半導体チップと前記テープ基板との間に配置した前記応力緩和部によって前記バンプ電極に加わる応力を緩

40

50

和し得ることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体製造技術に関し、特に半導体装置実装後の外部端子であるバンプ電極の接続信頼性向上に適用して有効な技術に関する。

【0002】

【従来の技術】以下に説明する技術は、本発明を研究、完成するに際し、本発明者によって検討されたものであり、その概要は次のとおりである。

【0003】半導体集積回路が形成された半導体チップを有する半導体装置において、外部端子として半田などからなるバンプ電極（半田ボール）が設けられ、かつ半導体チップを支持するチップ支持基板を備えたものの一例として、CSP (Chip Size Package) やBGA (Ball Grid Array) が知られている。

【0004】そのうち、前記CSPは、チップサイズもしくは半導体チップより僅かに大きい程度の小形かつ薄形のものであり、したがって、半導体チップを支持するチップ支持基板として、テープ基板を用いたものが多い。

【0005】なお、前記CSPでは、テープ基板の一方の面すなわちチップ支持面に半導体チップが搭載され、このチップ支持面側をモールドによって樹脂封止し、そこに封止部が形成される。

【0006】したがって、このタイプのCSPは、片面モールド構造となる。

【0007】また、前記CSPでは、ダイボンディングの際に、チップクラック防止の観点からダイボンド用のペースト材をチップ支持基板のチップ支持領域全体にほぼ均一に塗布している。

【0008】なお、種々のCSPについては、例えば、株式会社プレスジャーナル1998年7月27日発行、「月刊 Semiconductor World 1998年増刊号、'99半導体組立・検査技術」、36~57頁に記載されている。

【0009】

【発明が解決しようとする課題】ところが、前記した技術のCSPにおいて、これを実装基板に実装して温度サイクルテストなどの信頼性テストを行うと、半導体チップと実装基板との熱膨張係数の差から外部端子である半田のバンプ電極に応力が集中しやすく、特に、チップ角部に対応した領域でその傾向が強くなり、その結果、バンプ電極にクラックが発生する。

【0010】これにより、バンプ電極の接続不良を引き起こすことが問題となる。

【0011】本発明の目的は、外部端子であるバンプ電極の接続信頼性の向上を図る半導体装置およびその製造方法を提供することにある。

【0012】本発明の前記ならびにその他の目的と新規

な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0013】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0014】すなわち、本発明の半導体装置は、半導体チップを支持するチップ支持基板と、前記半導体チップと前記チップ支持基板との間に配置され、前記半導体チップと前記チップ支持基板とを接合する絶縁性のチップ接合部材と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の接続端子とを接続する導通部材と、前記チップ支持基板のチップ支持面と反対側の面に設けられた外部端子である複数のバンプ電極と、前記半導体チップと前記チップ支持基板との間に配置され、前記チップ支持基板に設けられた前記バンプ電極に加わる応力を緩和する絶縁性の応力緩和部と、前記半導体チップおよび前記導通部材を樹脂封止して形成された封止部とを有するものである。

【0015】本発明によれば、シリコン（半導体チップ）よりも熱膨張係数が実装基板に近い応力緩和部を半導体チップの下に配置したことにより、半導体装置を実装基板に実装した際に、半導体チップと実装基板の熱膨張係数の差によって生じる熱応力がバンプ電極に集中することを回避できる。

【0016】これにより、バンプ電極にクラックが形成されることを防止できる。

【0017】また、本発明の半導体装置の製造方法は、半導体チップを支持可能なチップ支持基板を準備する工程と、前記半導体チップと前記チップ支持基板との間に介在するチップ接合部材によって前記半導体チップと前記チップ支持基板とを接合するダイボンディングを行う工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の接続端子とを導通部材によって接続する工程と、前記半導体チップおよび前記導通部材を樹脂封止する工程と、前記チップ支持基板のチップ支持面と反対側の面に外部端子である複数のバンプ電極を設ける工程とを有し、前記ダイボンディング工程または前記樹脂封止工程において、前記半導体チップと前記チップ支持基板との間に、前記バンプ電極に加わる応力を緩和する絶縁性の応力緩和部を配置することである。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0019】図1は本発明の実施の形態の半導体装置の構造の一例を示す外観斜視図、図2は図1に示す半導体装置の構造を示す底面図、図3は図1に示す半導体装置の構造を示す断面図、図4は図1に示す半導体装置にお

けるチップ接合部材の形成状態の一例を示す平面図、図5は本発明の実施の形態の半導体装置の製造方法の一例を示す製造プロセスフロー図、図6は本発明の実施の形態の半導体装置における実装基板への実装後の熱収縮の状態の一例を示す部分断面図、図7は図6に示す半導体装置における応力分散状態の一例を示す平面図である。

【0020】図1～図3に示す本実施の形態の半導体装置は、半導体チップ1を支持するチップ支持基板がテープ基板2であり、このテープ基板2のチップ支持面2a側において半導体チップ1がモールドによって樹脂封止されたチップサイズもしくはそれより若干大きい程度の半導体パッケージである。

【0021】したがって、本実施の形態の半導体装置はCSP9であるとともに、片面モールドタイプのものである。

【0022】また、テープ基板2のチップ支持面2aと反対側の面（以降、裏面2bという）には、図2に示すように、外部端子として、半田などからなる複数のバンプ電極3（半田ボールともいう）が取り付けられており、このような構造の半導体装置をエリアアレイタイプの半導体装置と呼ぶ。

【0023】図1～図4を用いて本実施の形態のCSP9の構造を説明すると、半導体チップ1を支持するチップ支持基板であるテープ基板2と、半導体チップ1とテープ基板2との間に配置されるとともに円形に形成され、かつ半導体チップ1とテープ基板2とを接合する絶縁性のチップ接合部材であるダイボンド材5と、半導体チップ1のパッド（表面電極）1aとこれに対応するテープ基板2の接続端子2cとを接続する導通部材であるボンディングワイヤ4と、テープ基板2の裏面2bに設けられた外部端子である複数のバンプ電極3と、半導体チップ1とテープ基板2との間に配置され、かつテープ基板2のチップ支持領域の少なくとも最外周バンプ電極3aに対応した箇所およびチップ角部に対応した箇所に設けられ、かつバンプ電極3に加わる応力を緩和する絶縁性の応力緩和部7と、半導体チップ1およびボンディングワイヤ4を樹脂封止して形成された封止部6とから構成されている。

【0024】これにより、CSP9は、半導体チップ1とテープ基板2との間にダイボンド材5以外にも応力緩和部7が配置（形成）されたことにより、チップ角部附近に対応した箇所のバンプ電極3およびチップ支持領域の最外周バンプ電極3aに加わる熱応力を緩和することができる。

【0025】すなわち、本実施の形態のCSP9は、半導体チップ1とテープ基板2との間のチップ支持領域の少なくとも最外周バンプ電極3aに対応した箇所およびチップ角部附近に対応した箇所に応力緩和部7を配置することにより、図6に示すように、応力緩和部7配置箇所の熱収縮量を大きくすることができ、その結果、バン

プ電極3に掛かる応力を実効的に小さくできるとともに、図7に示すように、テープ基板2のチップ支持領域においてダイボンド材5がそのほぼ中央部付近に円形に塗布（配置）されていることにより、熱膨張変位によって応力緩和部7との界面に加わる応力を界面全周に亘って分散させることができる。

【0026】したがって、応力緩和部7は、半導体チップ1とテープ基板2との間のチップ支持領域において、チップ角部付近に対応した箇所を含み、かつ前記チップ支持領域における最外周バンプ電極3aおよびその外側から2列めのバンプ電極3aに対応した箇所に配置することが好ましく、本実施の形態のCSP9では、図2に示すように、バンプ電極3が3列配置であり、そのうち前記チップ支持領域に配置されているバンプ電極3は2列分であるため、前記チップ支持領域に配置された全てのバンプ電極3に対応する箇所に応力緩和部7を配置している。

【0027】なお、ダイボンド材5は、弾性係数の比較的小さい絶縁性の接合材であり、図4に示すように、テープ基板2のチップ支持領域においてそのほぼ中央部付近に円形もしくはこれに近似する形状に塗布（配置）することが好ましい。

【0028】例えば、ダイボンド材5としては、ゴム系のフィラを混ぜて弾性係数を小さくしたエポキシ樹脂などからなる低弾性ペーストを用いることが好ましい。

【0029】また、応力緩和部7は、その弾性係数が、封止部6を形成するモールド樹脂の弾性係数に近い絶縁性樹脂であり、本実施の形態では、樹脂封止工程で封止部6を形成する際に、半導体チップ1とテープ基板2との間に前記モールド樹脂を侵入させてこれを応力緩和部7としている。

【0030】すなわち、本実施の形態のCSP9は、応力緩和部7と封止部6とが同一の材料によって一体となって形成されている場合であるが、応力緩和部7は、封止部6を形成するモールド樹脂と必ずしも同一の材料によって形成されていなくてもよい。

【0031】また、図3に示すように、テープ基板2は、耐熱性の高いポリイミドテープなどによって形成された薄膜のものであり、そのチップ支持面2a側の表面の接続端子2c以外の箇所は、絶縁性のソルダレジスト2dによって覆われている。

【0032】すなわち、ソルダレジスト2dは、接続端子2c上は覆うことなく、この接続端子2cが露出するように形成されている。これは、接続端子2cはボンディングワイヤ4と電気的に接続させなければならないためである。

【0033】また、図2に示すように、CSP9では、外部端子であるバンプ電極3が、テープ基板2の裏面2bにその中央付近を除いて格子状配列で設けられている。

【0034】また、半導体チップ1は、例えば、シリコンによって形成されるとともに、図3に示すように、ダイボンド材5によってテープ基板2のチップ支持面2aに固定されている。

【0035】さらに、封止部6および応力緩和部7を形成するモールド樹脂は、例えば、熱硬化性のエポキシ樹脂などである。

【0036】また、ボンディングワイヤ4は、例えば、金線である。

【0037】なお、半導体チップ1(Si単結晶)とモールド樹脂(例えば、エポキシ樹脂)の熱膨張係数は、それぞれ、Siの単結晶=2.6~3.6($\times 10^{-6}/^{\circ}\text{C}$)であり、エポキシ樹脂=8~12($\times 10^{-6}/^{\circ}\text{C}$)である。

【0038】また、図6に示すように、CSP9を実装する実装基板8は、例えば、ガラス入りエポキシ樹脂などによって形成され、その熱膨張係数は、20~26($\times 10^{-6}/^{\circ}\text{C}$)程度である。

【0039】次に、本実施の形態の半導体装置であるCSP9の製造方法を、図5に示す製造プロセスフロー図にしたがって説明する。

【0040】なお、本実施の形態では、複数のテープ基板2が繋がって形成された多連のテープ状の基板から個々のCSP9を製造する場合を説明する。

【0041】まず、図5に示すステップS1により、主面1bに所望の半導体集積回路が形成された半導体チップ1を準備する。

【0042】一方、半導体チップ1を支持可能なチップ支持面2aを個々に備えた複数のテープ基板2が形成された多連のテープ状の基板を準備する。

【0043】続いて、ステップS2に示す基板供給を行った後、テープ基板2のチップ支持面2a上のほぼ中央部にチップ接合部材であるダイボンド材5を円形に形成する(ステップS3)。

【0044】なお、本実施の形態では、エポキシ樹脂などからなる低弾性ペーストのダイボンド材5を、図4に示すように、テープ基板2のチップ支持面2aのほぼ中央に塗布し、このダイボンド材5がほぼ円形になるように塗布する。

【0045】その際、チップ支持面2aのチップ支持領域におけるチップ角部付近に対応した箇所を含む全てのバンプ電極3配置領域を除き、この領域以外の箇所にダイボンド材5を塗布する。

【0046】すなわち、前記チップ支持領域のほぼ中央部にダイボンド材5を塗布する。

【0047】なお、テープ基板2のチップ支持面2a側には、反対の裏面2b側に配置されるバンプ電極3を取り付けるバンプランドがソルダレジスト2eに覆われた状態で配置されているため、このバンプランドをダイボンド材5の塗布位置の基準とする。

【0048】その後、ステップS4に示すダイボンディング(チップマウントともいう)を行う。

【0049】ここでは、円形に形成したダイボンド材5上に半導体チップ1を載置し、加熱などを行って、ダイボンド材5と半導体チップ1の裏面1cとを接合する。

【0050】これにより、半導体チップ1とテープ基板2との間にダイボンド材5を介在させて半導体チップ1とテープ基板2とが接合される。

【0051】その後、半導体チップ1のパッド1aと、1これに対応するテープ基板2に形成された接続端子2cとをボンディングワイヤ4(導通部材)を用いたワイヤボンディングによって接続する(ステップS5)。

【0052】ワイヤボンディング後、ステップS6に示すモールドによる樹脂封止を行って封止部6を形成する。

【0053】なお、本実施の形態においては、例えば、エポキシ系の熱硬化性樹脂などのモールド樹脂を用い、トランスファモールドによって樹脂封止を行う。

【0054】その際、半導体チップ1およびボンディングワイヤ4をモールドによって樹脂封止して封止部6を形成するとともに、半導体チップ1とテープ基板2との間におけるダイボンド材5の外側周囲の空隙領域に前記モールド樹脂を浸入させて応力緩和部7を形成する。

【0055】これにより、図3に示すように、応力緩和部7は、半導体チップ1とテープ基板2との間のチップ支持領域において、チップ角部付近に対応した箇所を含む全てのバンプ電極3配置領域に対応した箇所に形成され、さらに、本実施の形態のCSP9では、封止部6と応力緩和部7とが同一のモールド樹脂によって一体に形成されたことになる。

【0056】その後、モールド済みのテープ基板2の裏面2b(チップ支持面2aと反対側の面)を上方に向か、そこに、半田ボール供給(ステップS7)を行い、さらに、ステップS8に示す半田ボール転写を行って、テープ基板2の各バンプランドに半田などによって形成されたバンプ電極3(外部端子)をフラックスなどを用いて仮固定する。

【0057】続いて、バンプ電極3を仮固定した多連のテープ状の基板を図示しないリフロー炉などに通し、これによって、ステップS9に示すリフローを行う。

【0058】つまり、ステップS9に示すリフローによってバンプ電極3をテープ基板2に取り付ける。

【0059】なお、リフロー時のリフロー温度は、例えば、240~250°Cである。

【0060】その後、多連のテープ状の基板においてそれぞのCSP領域の切断を行って個々のCSP9に分離する(ステップS10)。

【0061】その結果、図1~図3に示すようなCSP9を製造することができ、これにより、CSP完成(ステップS11)とすることができます。

【0062】本実施の形態の半導体装置（CSP9）およびその製造方法によれば、以下のような作用効果が得られる。

【0063】すなわち、半導体チップ1とテープ基板2との間にダイボンド材5とともに絶縁性の応力緩和部7が配置されたことにより、半導体チップ1（Si）よりも熱膨張係数が実装基板8に近い応力緩和部7を半導体チップ1の下に配置したことになるため、図6に示すように、CSP9を実装基板8に実装した際に、実装基板8と半導体チップ1の下方の応力緩和部7と半導体チップ1の上方の封止部6における温度変化による熱膨張変位を近づけることができる。

【0064】なお、封止部6を形成するモールド樹脂（例えば、エポキシ樹脂）の熱膨張係数は、8～12（ $\times 10^{-6} / ^\circ\text{C}$ ）であり、本実施の形態では、応力緩和部7も封止部6と同一材料のため、同じ熱膨張係数である。

【0065】さらに、実装基板8の熱膨張係数は、例えば、20～26（ $\times 10^{-6} / ^\circ\text{C}$ ）程度である。

【0066】これにより、応力緩和部7によってバンプ電極3に応力が集中することを回避でき、したがって、バンプ電極3にクラックが形成されることを防止できる。

【0067】その結果、外部端子であるバンプ電極3の接続信頼性の向上を図ることが可能になるとともに、温度サイクル性を向上させることができる。

【0068】また、CSP9全体としての熱膨張・熱収縮のバランスを取ることができるため、熱応力によるCSP9の反りを低減でき、その結果、CSP9の歩留りを向上できる。

【0069】さらに、ダイボンド材5（チップ接合部材）としてエポキシ系樹脂などの低弾性ペーストを用い、かつ図7に示すように、この低弾性ペーストを円形に形成することにより、低弾性ペーストと応力緩和部7との熱膨張係数が近いため、低弾性ペーストとダイボンド材5との間の界面に掛かる応力を界面全周に亘って分散させることができる。

【0070】その結果、本実施の形態のCSP9の場合、テープ基板2のチップ支持領域のチップ角部に対応した領域を含む前記チップ支持領域に配置された全てのバンプ電極3aに対して応力が集中することを回避できる。

【0071】これにより、バンプ電極3にクラックが形成されることをさらに防止でき、その結果、外部端子であるバンプ電極3の接続信頼性の向上をさらに図ることが可能になる。

【0072】また、樹脂封止工程のモールドの際に、半導体チップ1とテープ基板2との間のダイボンド材5の周囲にモールド樹脂を浸入させて封止部6と一緒にして応力緩和部7を形成することにより、モールド時に容易

に応力緩和部7を形成でき、その結果、余分な工程を追加することなく、低コストで応力緩和部7を形成できる。

【0073】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0074】例えば、前記実施の形態では、半導体装置（CSP9）に用いられるチップ支持基板がポリイミドテープなどからなる薄膜のテープ基板2の場合を説明したが、前記チップ支持基板は、薄膜の基板ではなく、実装基板8などと同様にガラス入りエポキシ樹脂などによって形成された基板であってもよい。

【0075】また、前記実施の形態では、応力緩和部7の形成領域を、CSP9のテープ基板2のチップ支持領域のチップ角部に対応した領域を含む全てのバンプ電極3配置領域としたが、応力緩和部7の形成領域は、テープ基板2のチップ支持領域のチップ角部に対応した領域のみであってもよく、もしくは、前記チップ支持領域における最外周バンプ電極3aに対応した領域のみであってもよい。

【0076】また、前記実施の形態では、応力緩和部7の形成を、樹脂封止工程で、モールドによる封止部6の形成と一緒にに行う場合を説明したが、応力緩和部7の形成（配置）は、ダイボンディング工程で行ってもよい。

【0077】この場合、まず、ダイボンディング工程で、チップ接合部材であるダイボンド材5をテープ基板2のチップ支持領域のほぼ中央に塗布し、その後、前記チップ支持領域におけるチップ角部付近に対応した箇所を含む全てのバンプ電極3配置領域に応力緩和部7を塗布（形成）し、ダイボンド材5および応力緩和部7塗布後、半導体チップ1の裏面1cとテープ基板2のチップ支持面2aとをダイボンド材5によって接合するものである。

【0078】したがって、ダイボンディング工程終了時点で、既に半導体チップ1とテープ基板2との間に応力緩和部7が配置されたことになる。

【0079】なお、この場合においても、応力緩和部7の形成領域は、テープ基板2のチップ支持領域のチップ角部に対応した領域のみであってもよく、もしくは、前記チップ支持領域における最外周バンプ電極3aに対応した領域のみであってもよく、さらに、その両方の領域であってもよい。

【0080】また、前記実施の形態では、チップ接合部材であるダイボンド材5をテープ基板2のチップ支持領域のほぼ中央部に円形に形成し、その周囲に応力緩和部7を形成する場合を説明したが、前記チップ接合部材の塗布形状は、種々のものが考えられる。

【0081】そこで、図8～図10は、他の実施の形態

の半導体装置の前記チップ接合部材の形状を示したものである。

【0082】まず、図8は、前記チップ接合部材の形状を、四角形の4つの角部を曲線形状にした場合である。

【0083】さらに、図9は、前記チップ接合部材の形状を橢円とした場合である。

【0084】また、図10は、前記チップ接合部材の形状を4分割した場合である。なお、その分割数は4分割に限らず、2つ以上の複数であればよい。

【0085】これら図8～図10に示す前記チップ接合部材の形状によっても前記実施の形態の場合と同様の作用効果を得ることができる。

【0086】さらに、図10に示すように、前記チップ接合部材を分割して形成することにより、個々の前記チップ接合部材の面積を比較的小さくすることができる。

【0087】その結果、個々の前記チップ接合部材の大きさ制御を容易に行なうことが可能となり、これにより、テープ基板2(チップ支持基板)のチップ支持領域に前記チップ接合部材を配置する際の処理時間を短縮することができる。

【0088】したがって、CSP9(半導体装置)の組み立て性を向上できる。

【0089】また、前記実施の形態では、複数のテープ基板2を有した多連のテープ状の基板から個々の半導体装置(CSP9)を製造する場合について説明したが、前記多連のテープ状の基板は必ずしも使用しなくてもよく、予めCSP9の1個分に切断分離されたテープ基板2を準備して、このテープ基板2を用いてCSP9を製造してもよい。

【0090】さらに、前記実施の形態では、半導体装置がCSP9の場合について説明したが、前記半導体装置は、チップ支持基板を有し、かつこのチップ支持基板のチップ支持面と反対側の面に外部端子であるバンプ電極3が設けられる構造のものであれば、BGAなどの他の半導体装置であってもよい。

【0091】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

(1) 半導体チップとチップ支持基板との間にチップ接合部材とともに絶縁性の応力緩和部が配置されたことにより、半導体装置を実装基板に実装した際に、実装基板と半導体チップの熱膨張係数の差に起因して温度サイクルで発生する熱応力がバンプ電極に集中することを回避でき、これにより、バンプ電極にクラックが形成されることを防止できる。その結果、外部端子であるバンプ電極の接続信頼性の向上を図ることが可能になるとともに、温度サイクル性を向上させることができる。

(2) 半導体装置全体としての熱膨張・熱収縮のバランスを取ることができるために、熱応力による半導体装置

の反りを低減でき、その結果、半導体装置の歩留りを向上できる。

(3) チップ接合部材として低弾性ペーストを用い、かつこの低弾性ペーストを円形に形成することにより、低弾性ペーストとチップ接合部材との間の界面に掛かる応力を界面全周に亘って分散させることができる。その結果、チップ角部に対応した領域あるいはチップ支持領域の少なくとも最外周に配置されたバンプ電極に応力が集中することを回避できる。これにより、バンプ電極にクラックが形成されることをさらに防止でき、その結果、外部端子であるバンプ電極の接続信頼性の向上をさらに図ることが可能になる。

【図面の簡単な説明】

【図1】本発明の実施の形態の半導体装置の構造の一例を示す外観斜視図である。

【図2】図1に示す半導体装置の構造を示す底面図である。

【図3】図1に示す半導体装置の構造を示す断面図である。

【図4】図1に示す半導体装置におけるチップ接合部材の形成状態の一例を示す平面図である。

【図5】本発明の実施の形態の半導体装置の製造方法の一例を示す製造プロセスフロー図である。

【図6】本発明の実施の形態の半導体装置における実装基板への実装後の熱収縮の状態の一例を示す部分断面図である。

【図7】図6に示す半導体装置における応力分散状態の一例を示す平面図である。

【図8】本発明の他の実施の形態の半導体装置のチップ接合部材の形成状態を示す平面図である。

【図9】本発明の他の実施の形態の半導体装置のチップ接合部材の形成状態を示す平面図である。

【図10】本発明の他の実施の形態の半導体装置のチップ接合部材の形成状態を示す平面図である。

【符号の説明】

1 半導体チップ

1 a パッド(表面電極)

1 b 主面

1 c 裏面

2 テープ基板(チップ支持基板)

2 a チップ支持面

2 b 裏面(反対側の面)

2 c 接続端子

2 d, 2 e ソルダレジスト

3 バンプ電極(外部端子)

3 a 最外周バンプ電極

4 ボンディングワイヤ(導通部材)

5 ダイボンド材(チップ接合部材)

6 封止部

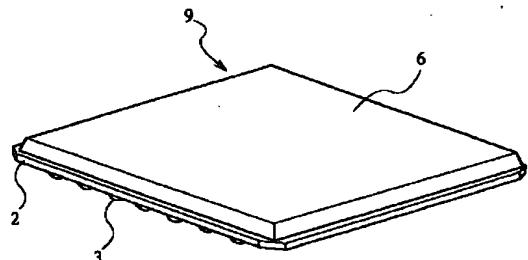
7 応力緩和部

8 実装基板

9 C S P (半導体装置)

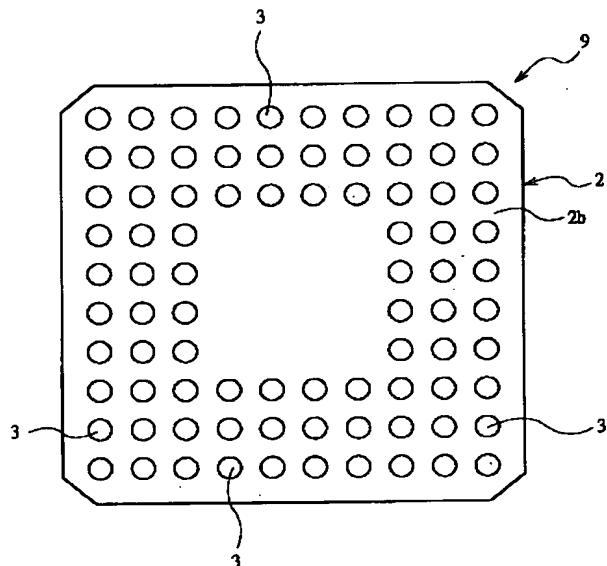
【図 1】

図 1



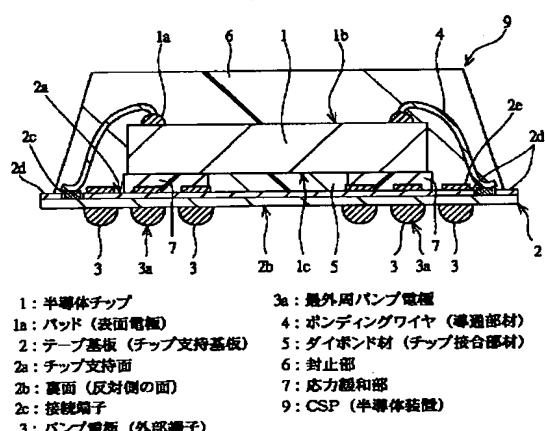
【図 2】

図 2



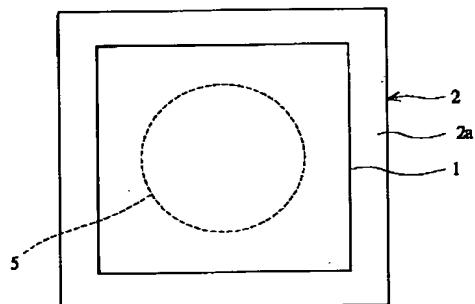
【図 3】

図 3



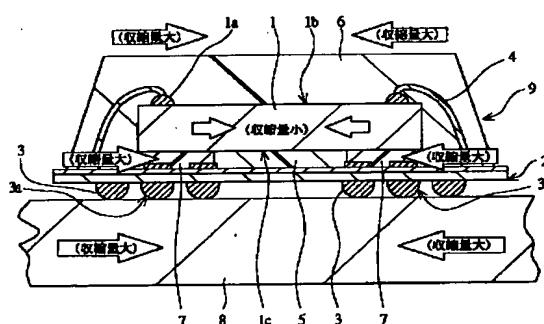
【図 4】

図 4



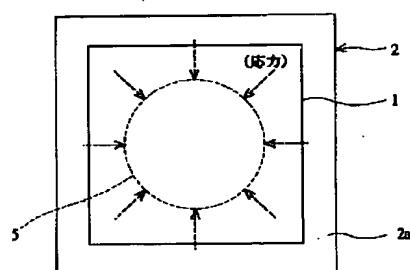
【図 6】

図 6



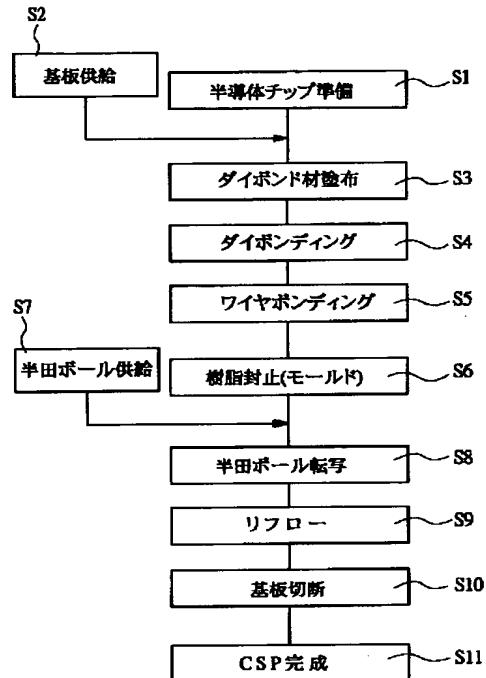
【図 7】

図 7



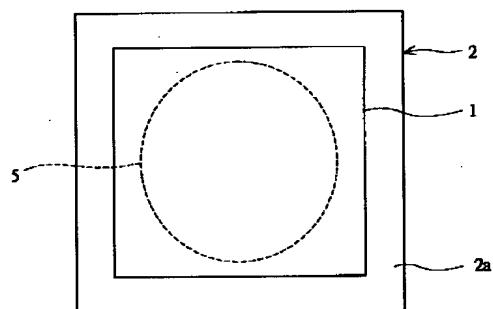
【図 5】

図 5



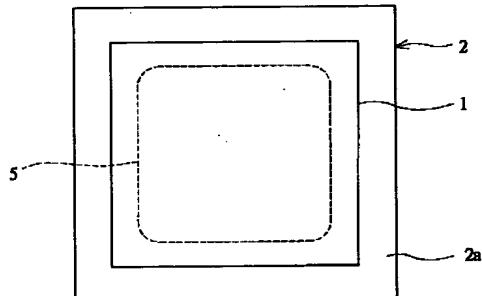
【図 9】

図 9



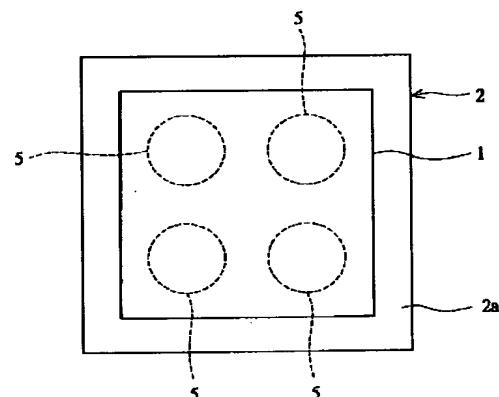
【図 8】

図 8



【図 10】

図 10



フロントページの続き

(72) 発明者 小澤 英美

北海道亀田郡七飯町字中島145番地 日立
北海セミコンダクタ株式会社内

F ターム (参考) 5F047 AA17 BA34 BB11 BC40